

# Multiprocesorski sistemi

## Domaći zadatak 3

Osluškujući protokoli za održavanje koherencije keš memorije  
(5 poena)

## Uvod

Cilj zadatka je da studenti korišćenjem simulatora poboljšaju poznavanje osluškujućih (engl. *snoopy*) protokola za održavanje koherencije keš memorije u multiprocesorskim sistemima.

## Radno okruženje

Sa sajta predmeta iz sekcije Laboratorijske vežbe skinuti pripremljenu arhivu **MPS\_Lab3\_Cache\_coherence\_simulator.zip** koja sadrži podešeno okruženje za izvršavanje simulacija. Pokrenuti program za pregledanje Interneta iz raspakovane arhive i uneti adresu <http://mups.etf.rs/simulatori/vivio/>. Na datoj adresi su dostupni simulatori za nekoliko protokola za koherenciju keš memorije. **Odgovore na zadata pitanja predati u vidu tekst dokumenta pod imenom dz3.txt i predati u okviru SVN repozitorijuma. Domaći zadatak 3 se radi samostalno.**

## Zadaci

Zadaci su podeljeni u više celina, zavisno od vrste protokola koju obrađuju. Svaki od zadataka sadrži oznaku protokola na koji se odnosi kao prefiks u uglastim zagradama ispred postavke zadatka i upravo u tom simulatoru treba obaviti simulaciju. Preslikavanje adresa u keš memoriji je direktno u svim simulacijama. Posmatra se sledeća sekvenca operacija:

1. P1, W, A0	3. P1, R, A0	5. P0, R, A1	7. P2, W, A2	9. P0, R, A1
2. P0, W, A0	4. P2, W, A0	6. P0, W, A1	8. P0, R, A2	10. P0, W, A2

## Poništavajući protokoli

- [WTI] Koliko puta je svaki procesor pristupao memoriji? Koji je hit rate svakog procesora za datu sekvencu?
- [WTI] U koraku 2, da li se prilikom upisa procesora P0 u blok A0 ažurira i memorija?
- [WTI] Šta se dešava u koraku 4? Da li je memorija ažurna i ko dostavlja podatak?
- [WTI] Da li se vrši dohvaćanje bloka A1 prilikom pisanja procesora P0 u blok A1 u koraku 6?
- [WTI] Šta treba promeniti u strategiji protokola da bi blok bio dovučen u keš memoriju u koraku 7? Koja osobina ovog protokola utiče na loše performanse (u smislu nepotrebnih pristupa memoriji)? Kako je moguće ublažiti ove nedostatke?
- [MSI] U kom stanju će biti blok A0 u keševima procesora P0 i P1 nakon koraka 2 i zašto?
- [MSI] U kom stanju će biti blok A0 u kešu procesora P0 nakon koraka 3 i zašto? Zašto je stanje promenjeno u odnosu na korak 2?
- [MSI] Koja se suštinske razlike ovog protokola u odnosu na WTI uočavaju u koraku 6 iz zadatog primera (u smislu načina upisa u keš memoriju)?
- [MSI] U kom koraku dolazi do ažuriranja bloka A2 u memoriji i zašto? Da li će nakon izvršavanja kompletne sekvence blok A2 biti ažuran u memoriji i zašto?
- [MESI] U kom stanju će biti podatak A0 u koraku 1? Zašto? U koje stanje prelazi u koraku 2 u procesorima P0 i P1?
- [MESI] U koraku 3, odakle se dostavlja podatak prilikom čitanja podatka A0 od strane procesora P1? U kom stanju će biti učitani podatak A0?
- [MESI] Da li se u koraku 6, prilikom upisa P0 u A1 vrše neke akcije protokola? Zašto?
- [MESI] Da li se u koraku 8, prilikom čitanja podatka A2 od strane P0 vrše neke akcije protokola? Zašto? Ko dostavlja podatak i kako se to razrešava?

14. [MOESI] U kom stanju će biti blok A0 u kešu procesora P1 nakon koraka 3 i zašto? Šta se dešava sa ostalim procesorima? Da li je memorija ažurna?
15. [MOESI] U kom stanju će biti blok A2 u keševima procesora P0 i P2 nakon koraka 8? Šta se dešava sa memorijom?
16. [MOESI] U kom stanju će biti blok A1 u kešu procesora P0 nakon koraka 9 i zašto?
17. [MOESI] Da li će u koraku 10 memorija biti ažurirana?
  
18. [DRAGON] U koje stanje prelazi blok sa podatkom A0 posle koraka 4, u svim procesorima koji imaju taj podatak i koje su vrednosti tog podatka u tim procesorima?
19. [DRAGON] Da li se u koracima 4 i 6 ažurira memorija? Objasniti.
20. [DRAGON] U kom stanju će biti blok sa podatkom A2 u procesorima P0 i P2 posle čitanja u koraku 8?
21. [DRAGON] U kom stanju će biti učitani blok A1 u koraku 9? Na osnovu čega se određuje stanje u kojem će biti učitani?
  
22. [FIREFLY] U kom stanju se nalazi podatak A0 u procesorima P0 i P1 posle koraka 3? Šta označava to stanje i koji je ekvivalent tom stanju u DRAGON protokolu?
23. [FIREFLY] Da li se u koraku 3 ažurira memorija? Zašto?
24. [FIREFLY] Koje su akcije protokola u koraku 8? Odakle se dostavlja podatak A2 procesoru P0?
25. [FIREFLY] Da li je memorija ažurna što se tiče podataka A1 i A2 nakon koraka 10? U kojim stanjima se nalazi podatak A2 u svim procesorima koji ga imaju?

**Važno:** Ukoliko u nekom zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku i da nastavi da izgrađuje svoje rešenje na temeljima uvedene pretpostavke.