

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi (SI4MPS)

*Nastavnik:* dr Milo Tomašević, vanr. prof.

*Asistent:* dipl. ing. Marko Mišić

*Ispitni rok:* februar 2013.

*Datum:* 05.02.2013.

*Kandidat*<sup>\*</sup>: \_\_\_\_\_

*Broj Indeksa*<sup>\*</sup>: \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.*

*Upotreba literature nije dozvoljena.*

Zadatak 1 \_\_\_\_\_/5      Zadatak 6 \_\_\_\_\_/10

Zadatak 2 \_\_\_\_\_/10      Zadatak 7 \_\_\_\_\_/10

Zadatak 3 \_\_\_\_\_/10      Zadatak 8 \_\_\_\_\_/10

Zadatak 4 \_\_\_\_\_/15      Zadatak 9 \_\_\_\_\_/15

Zadatak 5 \_\_\_\_\_/5      Zadatak 10 \_\_\_\_\_/10

**Ukupno na ispitu:** \_\_\_\_\_/100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumno prepostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene prepostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

---

1. [5] Diskutovati trendove arhitekture u razvoju paralelnog procesiranja.
2. [10] Ukratko opisati *dataflow* programski model i karakteristike odgovarajućih arhitektura.

3. [10] Objasniti 4C model promašaja u keš memoriji. Navesti načine kako se broj određenih vrsta promašaja može smanjiti.
4. [15] Za *full-map* directory protokol objasniti organizaciju informacije o koherenciji, transakcije u sistemu i akcije protokola. Ilustrovati odgovarajućom slikom.

5. [5] Objasniti logiku i strategiju adaptivnih protokola za koherenciju.
6. [10] Objasniti strukturu kataloga i opisati osnovne akcije u protokolu koji koristi katalog sa grubim vektorom ( $Dir_i CV$ ).

7. [10] Kod POSIX niti, na koje sve načine se može obezbediti da stvorene niti ne počnu sa radom pre nego glavna nit završi sa stvaranjem svih niti? Koristeći brave i uslovne promenljive, napisati deo koda koji realizuje opisanu funkcionalnost. Navesti i deo koda za inicijalizaciju korišćenih objekata.
8. [10] Gde se i kako izvršavaju blokovi niti na grafičkom procesoru? Na koji način je postignuta skalabilnost izvršavanja jezgra?

9. [15] Za potrebe jedne banke, potrebno je napisati program koji simulira prebrojavanje novca u vreći korišćenjem MPI biblioteke. Vreća se predstavlja nizom celih brojeva. Prepostaviti da se u vreći nalaze samo novčanice u apoenima od 10, 50, 100, 500 i 1000 dinara. Program treba da ispiše ukupnu prebrojanu svotu novca, kao i prebrojanu svotu novca i broj novčanica u vreći za svaki pojedinačni apoen. Proces gospodar učitava sve neophodne podatke, nakon čega ravnopravno učestvuje u poslu sa ostalim procesima i ispisuje rezultate prebrojavanja. Procesi radnici prihvataju odgovarajući deo posla i vraćaju rezultat procesu gospodaru. Smatrati da je broj elemenata niza celobrojni umnožak broja procesa. Koristeći rutine iz MPI biblioteke napisati funkciju `master()` koja implementira proces gospodar sa opisanim funkcionalnostima. Za raspodelu posla i prikupljanje rezultata koristiti kolektivne operacije. Smatrati da funkcija za prebrojavanje novca već postoji.

```
int prebroji_novac (int* vreca, int n, int* broj_po_apoenima);
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je direktno. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A0	3. P1,W,A1	5. P1,R,A0	7. P2,W,A1
2. P1,W,A0	4. P3,W,A1	6. P0,R,A2	8. P2,R,A3

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1				Memorija
P0	P1	P2	P3	A0

Pristupi memoriji:

---

Trenutak 2				Memorija
P0	P1	P2	P3	A0

Pristupi memoriji:

---

Trenutak 3				Memorija
P0	P1	P2	P3	A0

Pristupi memoriji:

---

Trenutak 4				Memorija
P0	P1	P2	P3	A0

Pristupi memoriji:

---

**Trenutak 5**

P0	P1	P2	P3

**Memorija**

A0
A1
A2
A3

Pristupi memoriji:

---

**Trenutak 6**

P0	P1	P2	P3

**Memorija**

A0
A1
A2
A3

Pristupi memoriji:

---

**Trenutak 7**

P0	P1	P2	P3

**Memorija**

A0
A1
A2
A3

Pristupi memoriji:

---

**Trenutak 8**

P0	P1	P2	P3

**Memorija**

A0
A1
A2
A3

Pristupi memoriji:

---