

Elektrotehnički fakultet u Beogradu
Katedra za računarsku tehniku i informatiku

Predmet: Multiprocesorski sistemi (SI4MPS, IR4MPS, MS1MPS)

Nastavnik: dr Milo Tomašević, vanr. prof.

Asistent: dipl. ing. Marko Mišić

Ispitni rok: februar 2014.

Datum: 04.02.2014.

*Kandidat**: _____

*Broj Indeksa**: _____

Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.

Upotreba literature nije dozvoljena.

Zadatak 1	_____ /5	Zadatak 6	_____ /10
Zadatak 2	_____ /10	Zadatak 7	_____ /10
Zadatak 3	_____ /15	Zadatak 8	_____ /10
Zadatak 4	_____ /10	Zadatak 9	_____ /15
Zadatak 5	_____ /5	Zadatak 10	_____ /10

Ukupno na ispitu: _____ /100

Napomena: Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumno prepostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene prepostavke. Kod pitanja koja imaju ponudene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

* popunjava student.

1. [5] Objasniti šta je ILP i dati primere. Navesti i obrazložiti zaključak o daljim potencijalima u iskorišćenju ILP.
2. [10] Nacrtati sliku genericke NUMA paralelne arhitekture. Objasniti iz čega se sastoji i kako se prilagođava pojedinim paralelnim programskim modelima.

3. [15] Kod protokola MSI precizno:
- a) definisati stanja i transakcije na magistrali
 - b) nacrtati dijagram stanja i detaljno opisati sve akcije

4. [10] Koji su negativni efekti povećanja veličine bloka keš memorije? Objasniti neke načine za ublažavanje ovih efekata.

5. [5] Objasniti osnovne principe hijerarhijskih *directory* protokola.

6. [10] Objasniti organizaciju kataloga, osnovne akcije i performanse $Dir_i SW$ protokola.

7. [10] Kod kojih sve konstrukata postoje implicitno definisane barijere kod OpenMP tehnologije? Da li se barijera može ukloniti ukoliko je suvišna? Na primeru koda u prilogu, izvršiti uklanjanje barijere dodavanjem odgovarajućih odredbi.

```
#pragma omp for
    for (j = 0; j < n; j++)
        a[j] = b[j] + c[j];
#pragma omp for
    for (j = 0; j < n; j++)
        d[j] = e[j] + f[j];
#pragma omp for
    for (j = 0; j < n; j++)
        z[j] = a[j] + a[j+1];
```

8. [10] Šta predstavljaju *warp*-ovi i kako se i gde oni izvršavaju na grafičkom procesoru?

9. [15] Neka je dat niz celih brojeva. Potrebno je formirati novi niz od ulaznog niza tako da bude zadovoljen uslov $b[i] = a[i] / 2$. Ulazni niz je alociran u procesu sa rangom 0 (*master*). Smatrali da je broj elemenata niza deljiv brojem procesa u MPI svetu. Koristeći MPI biblioteku:

a) [5] Napisati deo koda *master* procesa koji ravnomerno raspoređuje ulazni niz svim procesima i prihvata rezultat rada nakon formiranja novog niza.

b) [10] Ukoliko se koristi *manager - worker* model, napisati deo koda za *master* procesa kojim se jedan element niza šalje na obradu, prihvata i smešta rezultat obrade, a zatim šalje novi element na obradu, itd.

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je direktno. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0, R, A0 2. P1, W, A0	3. P1, R, A2 4. P0, R, A0	5. P2, R, A0 6. P1, W, A2	7. P0, W, A2 8. P1, W, A1
------------------------------	------------------------------	------------------------------	------------------------------

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 2

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 3

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 4

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 5

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 6

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 7

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:

Trenutak 8

P0	P1	P2	P3

Memorija

A0
A1
A2
A3

Pristupi memoriji:
