

---

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi (SI4MPS, IR4MPS, MS1MPS)

*Nastavnik:* dr Milo Tomašević, vanr. prof.

*Asistent:* dipl. ing. Marko Mišić

*Ispitni rok:* oktobar 2014.

*Datum:* 11.09.2014.

*Kandidat\*:* \_\_\_\_\_

*Broj Indeksa\*:* \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.  
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /5
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /15	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

**Ukupno na ispitu:** \_\_\_\_\_ /100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponudene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

1. [5] Ukratko objasniti trendove u memorijskoj tehnologiji.

2. [10] Objasniti karakteristike programskog modela *Data parallel*. Nacrtati i objasniti arhitekturu koja podržava ovaj model.

3. [15] Kod *full-map directory* protokola precizno:
- a) definisati strukturu kataloga
  - b) detaljno opisati akcije protokola

4. [10] Objasniti motivaciju za adaptivne protokole. Ukratko opisati njihovu strategiju i način rada.

5. [10] Objasniti organizaciju i akcije u hijerarhijskom sistemu sa distribuiranom memorijom.

6. [5] Objasniti kako može doći do problema koherencije čak i kada nema logičkog deljenja podataka između procesa.

7. [15] Neka su data dva niza celih brojeva. Potrebno je formirati novi niz od ulaznih nizova tako da bude zadovoljen uslov  $c[i] = \min(a[i], b[i])$ . Nizovi su alocirani u procesu sa rangom 0 (*master*). Smatrati da je broj elemenata niza deljiv brojem procesa u MPI svetu. Koristeći MPI biblioteku:

a) [5] Napisati deo koda *master* procesa koji ravnomerno raspoređuje ulazne nizove svim procesima i prihvata rezultat rada nakon formiranja trećeg niza.

b) [5] Ukoliko rezultat rada treba da se nađe u svim procesima, napisati deo koda koji to omogućava.

c) [5] Napisati definiciju izvedenog tipa kojim bi se omogućilo ciklično raspoređivanje elemenata ulaznih nizova na  $n$  procesa u blokovima od po 5 elemenatač.

8. [10] Kako se izvršavaju blokovi niti na jednom *streaming* multiprocesoru grafičkog procesora? Da li se sve niti izvršavaju u isto vreme ili ne?

9. [10] Šta kontroliše *schedule* odredba *for* direktive kod OpenMP tehnologije? Dati primer *for* petlje kod koje se vrši ravnomerna, ciklična raspodela iteracija petlje nitima u grupama od po četiri iteracije.

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je direktno. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A0	3. P1,R,A0	5. P2,W,A2	7. P0,W,A3
2. P1,W,A0	4. P0,R,A1	6. P0,W,A1	8. P2,W,A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 2											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 3											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 4											
P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---