

---

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi (13S114MUPS, 13E114MUPS)

*Nastavnik:* dr Milo Tomašević, red. prof.

*Asistent:* doc. dr Marko Mišić

*Ispitni rok:* Jul 2018.

*Datum:* 10.07.2018.

*Kandidat\*:* \_\_\_\_\_

*Broj Indeksa\*:* \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.  
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /10	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

**Ukupno na ispitu:** \_\_\_\_\_ /100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

1. [5] Definirati pojmove slabo (*weak*) i jako (*strong*) skaliranje. Koji zakon podrazumeva prvi, a koji drugi tip?

2. [10] Objasniti prednosti i nedostatke paralelnog programskog modela zajedničke memorije.

3. **[10]** Precizno navesti uslove da memorijski sistem bude koherentan kao i osobine koje to implicira.

4. **[10]** Šta je procesorska lokalnost? Komparativno navesti prednosti i nedostatke strategije poništavanja i ažuriranja.

5. [10] Objasniti i nacrtati strukturu kataloga kod *Dir<sub>3</sub> SW* protokola. Ukratko objasniti akcije protokola.

6. [10] Objasniti način povezivanja i nacrtati *Omega* interkonekcionu mrežu 8x8. Objasniti da li je ona blokirajuća ili ne. Obrazložiti primerom.

7. [10] Diskutovati kontekst, prednosti i nedostatke korišćenja *critical* i *atomic* direktiva iz OpenMP biblioteke. Na primeru koda u prilogu navesti koje rešenje je bolje koristiti.

```
#pragma omp parallel shared(next_job, n)
{
    int my_job, res;
    while (1) {
        my_job = next_job;
        next_job += incr;
        res = process(my_job);
        if (res > n) break;
    }
}
```

8. [10] Objasniti na koji način se mogu ukloniti kašnjenja usled korišćenja sinhronih komunikacionih primitiva kod MPI biblioteke? Na koji način se obezbeđuje korektnost programa ukoliko se ove direktive ne koriste?

9. [15] Korišćenjem CUDA tehnologije napisati jezgro koje vrši uprosečavanje zadate matrice dimenzija  $m \times n$  kompleksnih brojeva faktorom *divisor*. Matrica kompleksnih brojeva je linearizovana po vrstama, a za svaki kompleksni broj su redom smeštani realni i imaginarni deo. Obratiti pažnju na efikasnost i korektnost paralelizacije.

```
__global__ void avgMatrixEl(double *a, int m, int n, int divisor);
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **direktno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P1, W, A0	3. P2, W, A0	5. P2, R, A2	7. P0, W, A1
2. P0, R, A0	4. P2, R, A1	6. P1, W, A2	8. P1, W, A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 2												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 3												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 4												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---