

---

Elektrotehnički fakultet u Beogradu  
Katedra za računarsku tehniku i informatiku

*Predmet:* Multiprocesorski sistemi (13E114MUPS, 13S114MUPS)

*Nastavnik:* dr Milo Tomašević, red. prof.

*Asistenti:* doc. dr Marko Mišić; Pavle Divović, dipl. ing.

*Ispitni rok:* Februar 2022.

*Datum:* 21.02.2022.

*Kandidat\*:* \_\_\_\_\_

*Broj Indeksa\*:* \_\_\_\_\_

*Ispit traje 180 minuta, prvih sat vremena nije dozvoljeno napuštanje ispita.  
Upotreba literature nije dozvoljena.*

<i>Zadatak 1</i>	_____ /5	<i>Zadatak 6</i>	_____ /10
<i>Zadatak 2</i>	_____ /10	<i>Zadatak 7</i>	_____ /10
<i>Zadatak 3</i>	_____ /10	<i>Zadatak 8</i>	_____ /10
<i>Zadatak 4</i>	_____ /10	<i>Zadatak 9</i>	_____ /15
<i>Zadatak 5</i>	_____ /10	<i>Zadatak 10</i>	_____ /10

**Ukupno na ispitu:** \_\_\_\_\_ /100

**Napomena:** Ukoliko u zadatku nešto nije dovoljno precizno definisano, student treba da uvede razumnu pretpostavku, da je uokviri (da bi se lakše prepoznala prilikom ocenjivanja) i da nastavi da izgrađuje preostali deo svog odgovora na temeljima uvedene pretpostavke. Kod pitanja koja imaju ponuđene odgovore treba **samo zaokružiti** jedan odgovor. Na ostala pitanja odgovarati **čitko, kratko i precizno**.

\* popunjava student.

1. [5] Objasniti kakav je fenomen *power wall* i kakve su njegove posledice.

2. [10] Objasniti prednosti i nedostatke programskog modela *zajedničke memorije*.

3. **[10]** Objasniti kako se može smanjiti broj invalidacionih promašaja u invalidacionim protokolima. Diskutovati da li ova tehnika ima i neke nedostatke.

4. **[10]** Definisati procesorsku lokalnost. Uporedno diskutovati prednosti i nedostatke strategija invalidacije i ažuriranja u keš protokolima.

5. [10] Detaljno objasniti i nacrtati strukturu kataloga u protokolu *Diri DP*. Precizno objasniti funkcionisanje ovog protokola.

6. [10] Objasniti i nacrtati strukturu interkonekcionu mrežu tipa stabla. Kolike su vrednosti tipičnih parametara ove mreže? Koji je glavni problem i kako se rešava?

7. [10] Navesti i objasniti na koji način se vrši i od čega zavisi raspodela registara prilikom izvršavanja niti na grafičkom procesoru. Kako potrebe za registrima mogu uticati na performanse izvršavanja programskog koda?

8. [10] Neka se posmatra deo koda u prilogu. Izvršiti paralelizaciju koda korišćenjem OpenMP tehnologije, ukoliko je poznato da je  $M$  za red ili više veličina manje od  $N$ , a zatim objasniti da li se i na koji način može izvršiti optimizacija koda dostupnim odredbama.

```
for (i=0; i<M; i++) {  
  for ( j=0; j<N; j++ )  
    A[i][j] = 0;  
  for ( k=0; k<N; j++ )  
    A[i][j] += B[i] * C[j][k]
```

9. [15] Korišćenjem MPI biblioteke, paralelizovati kod u prilogu koji vrši detekciju ivica korišćenjem *Sobel* filtera. Obratiti pažnju na efikasnost i korektnost paralelizacije. Proces-gospodar treba da raspodeli posao, učesvuje u obradi i prikupi rezultate. Smatrati da je MPI okruženje već inicijalizovano.

```
void sobelFiltering(unsigned char **image1, unsigned char **image2,
    int weight[3][3], int x_size, int y_size, double min, max) {
    int x, y, i, j; double pixel_value;
    for (y = 1; y < y_size - 1; y++) {
        for (x = 1; x < x_size - 1; x++) {
            pixel_value = 0.0;
            for (j = -1; j <= 1; j++) {
                for (i = -1; i <= 1; i++) {
                    pixel_value += weight[j + 1][i + 1] * image1[y + j][x + i];
                }
            }
            pixel_value = MAX_BRIGHTNESS * (pixel_value - min) / (max - min);
            image2[y][x] = (unsigned char)pixel_value;
        }
    }
}
```

10. [10] Dat je multiprocesorski sistem sa 4 identična procesora, koji koristi *Firefly* protokol za održavanje koherencije keš memorije. Svaka keš memorija ima po 2 ulaza, koji su veličine jedne reči. Preslikavanje je **direktno**. Početne vrednosti podataka su 0. Svaki upis uvećava vrednost izmenjenog podatka za 1. Na početku su sve keš memorije prazne. Data je sledeća sekvenca pristupa memoriji:

1. P0,R,A2	3. P1,W,A0	5. P0,R,A1	7. P1,W,A2
2. P1,W,A2	4. P2,R,A1	6. P2,W,A1	8. P1,W,A1

Napisati stanja koherencije u svim procesorima i stanje memorije posle svake promene i skicirati opisani sistem u trenutku 8. [8 poena]

Da li procesori pristupaju memoriji i kada? Za svaki pristup navesti razlog. [2 poena]

Trenutak 1												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 2												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 3												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 4												Memorija	
P0			P1			P2			P3			A0	

Pristupi memoriji:

---

Trenutak 5

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 6

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 7

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---

Trenutak 8

P0			P1			P2			P3		

Memorija	
A0	
A1	
A2	
A3	

Pristupi memoriji:

---